Our File No. 9281-4673 Client Reference No. S US02286

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
Yasuhiro Ikarashi)
Serial No. To Be Assigned)
Filing Date: Herewith)
For:	Signal Generator Capable Of Varying Frequency Of An Output Signal Over A Wide Range)

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

Mail Stop Patent Application Commissioner for Patents P.O. Box 1450 Alexandria, VA 22313-1450

Dear Sir:

Transmitted herewith is a certified copy of priority document Japanese Patent Application Nos. 2002-007972 filed on December 17, 2002 for the above-named U.S. application.

Respectfully submitted,

Gustavo Siller, Jr.

Registration No. 32,305

Attorney for Applicants

Customer Number 00757

BRINKS HOFER GILSON & LIONE P.O. BOX 10395 CHICAGO, ILLINOIS 60610 (312) 321-4200



日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2002年12月17日

出 願 番 号 Application Number:

実願2002-007972

[ST. 10/C]:

[IP2002-007972 U]

出 願 人
Applicant(s):

アルプス電気株式会社

2003年 8月14日

特許庁長官 Commissioner, Japan Patent Office 今井康



【書類名】

実用新案登録願

【整理番号】

S02286

【提出日】

平成14年12月17日

【あて先】

特許庁長官 殿

【国際特許分類】

H05B 5/24

【考案の名称】

信号発生装置

【請求項の数】

5

【考案者】

【住所又は居所】

東京都大田区雪谷大塚町1番7号 アルプス電気株式会

社内

【氏名】

五十嵐 康博

【実用新案登録出願人】

【識別番号】

000010098

【氏名又は名称】 アルプス電気株式会社

【代表者】

片岡 政隆

【納付年分】

第 1年分から第 3年分

【手数料の表示】

【予納台帳番号】

037132

【納付金額】

47,300円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要



【書類名】 明細書

【考案の名称】 信号発生装置

【実用新案登録請求の範囲】

【請求項1】 電圧制御発振回路と、前記電圧制御発振回路から出力される発振信号を分周する分周回路と、前記発振信号の周波数を設定する制御電圧を外部から入力するための制御電圧入力端子と、前記分周回路から出力される分周信号を外部に取り出すための分周信号出力端子とを備えたことを特徴とする信号発生装置。

【請求項2】 前記電圧制御発振回路と前記分周回路とを同一の集積回路内に構成し、前記集積回路に前記制御電圧入力端子及び前記分周信号出力端子を設けたことを特徴とする請求項1に記載の信号発生装置。

【請求項3】 前記電圧制御発振回路と前記分周回路とを搭載する回路基板を設け、前記回路基板の端面または底面に前記制御電圧入力端子及び前記分周信号出力端子を設けたことを特徴とする請求項1に記載の信号発生装置。

【請求項4】 前記分周回路を複数設け、前記複数の分周回路を互いに直列に接続すると共に、前記各分周回路からの前記分周信号をそれぞれ外部に取り出すように構成したことを特徴とする請求項2又は3に記載の信号発生装置。

【請求項5】 前記各分周回路は分周比が切り替えられる可変分周回路で構成され、前記各可変分周回路の分周比を切り替えるための切替信号を外部から入力する分周比切替端子を設けたことを特徴とする請求項4に記載の信号発生装置

【考案の詳細な説明】

 $[0\ 0\ 0\ 1\]$

【考案の属する技術分野】

この考案は携帯電話機の送受信回路等に使用される信号発生装置に関する。

[0002]

【従来の技術】

従来の信号発生装置を図5及び図6によって説明する。図5は信号発生装置と しての電圧制御発振器の回路構成を示し、図6はその分解斜視図である。



[0003]

図5において、電源端子31と接地端子32との間には外部から電源電圧が印加される。発振トランジスタ33のコレクタは電源端子32に接続され、エミッタはバイアス抵抗34を介して接地端子32に接続されると共に、コンデンサ35を介して出力端子36に接続される。ベースには電源端子31と接地端子32との間に接続された分圧用抵抗37、38によってバイアス電圧が印加される。また、ベースとエミッタとの間及びエミッタと接地端子32との間にはそれぞれ帰還コンデンサ39、40が接続される。

[0004]

共振回路41はインダクタンス素子41aとバラクタダイオード41bとからなり、その一端は発振トランジスタ33のベースに結合され、他端は接地端子32に接続される。バラクタダイオード41bのカソードはチョークインダクタ42を介して制御電圧端子43に接続される。制御電圧端子43には外部から制御電圧が印加される。制御電圧を変化することによって発振周波数が設定される。

[0005]

上記の回路は図6に示す回路基板50上に構成される。回路基板50は多層構造を有し、上面には発振トランジスタ33、バラクタダイオード41b等が搭載されると共に、その他の回路部品、例えば抵抗34やコンデンサ35等も搭載される。また、インダクタンス素子41aは回路基板50の内層に形成したストリップライン(図示せず)によって構成される。そして、回路基板50の端面に電源端子31、複数の接地端子32、出力端子36、制御電圧端子43が設けられる。回路を覆う金属カバー51には下方に突出する複数の爪51aが設けられており、この爪51aが回路基板50の接地端子32に接続される。

[0006]

【考案が解決しようとする課題】

このような電圧制御発振器の発振周波数は、それが使用される送受信回路の仕様に合わせて決められるため、例えば、携帯電話機の方式が異なると電圧制御発振器の発振周波数もそれに合ったものが必要となり、電圧制御発振器の製造者にとっては多くの機種を準備することとなり製造管理が煩雑となってコスト低減が



図れないという問題がある。

[0007]

この考案は、出力される信号の周波数を広い範囲にわたって変えられるように して、多種の高周波機器に共通に使用できるようにすることを目的とする。

[0008]

【課題を解決するための手段】

本考案は、電圧制御発振回路と、前記電圧制御発振回路から出力される発振信号を分周する分周回路と、前記発振信号の周波数を設定する制御電圧を外部から入力するための制御電圧入力端子と、前記分周回路から出力される分周信号を外部に取り出すための分周信号出力端子とを備えた。

[0009]

また、前記電圧制御発振回路と前記分周回路とを同一の集積回路内に構成し、前記集積回路に前記制御電圧入力端子及び前記分周信号出力端子を設けた。

$[0\ 0\ 1\ 0\]$

また、前記電圧制御発振回路と前記分周回路とを搭載する回路基板を設け、前記回路基板の端面または底面に前記制御電圧入力端子及び前記分周信号出力端子を設けた。

[0011]

また、前記分周回路を複数設け、前記複数の分周回路を互いに直列に接続する と共に、前記各分周回路からの前記分周信号をそれぞれ外部に取り出すように構 成した。

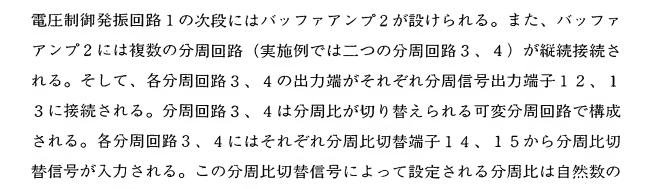
[0012]

また、前記各分周回路は分周比が切り替えられる可変分周回路で構成され、前記各可変分周回路の分周比を切り替えるための切替信号を外部から入力する分周比切替端子を設けた。

[0013]

【考案の実施の形態】

図1は本考案の信号発生装置のブロック構成を示す。電圧制御発振回路1には 制御電圧入力端子11から発振周波数を設定するための制御電圧が供給される。



$[0\ 0\ 1\ 4]$

みに限らず分数で示される分周比も含まれる。

以上の構成によれば、分周回路3、4は分周比切替信号によって分周比が種々切り替えられるので、源信号である電圧制御発振回路1の発振信号の周波数以下の広い周波数範囲にわたって分周信号を出力できる。

[0015]

図2は上記の信号発生装置をCMOS構成で集積回路化した場合の電圧制御発振回路1のみを具体回路で示すものである。集積回路10には上記の制御電圧入力端子11、分周信号出力端子12、13、分周比切替端子14、15の他に電源端子16、接地端子17、バイアス端子18等が設けられる。電圧制御発振回路1、バッファアンプ2、分周回路3、4には電源端子16から電源電圧が供給され、各回路から接地端子17に電流が流れる。

$[0\ 0\ 1\ 6]$

電圧制御発振回路 1 は平衡型に構成され、二つの発振用のFET(電界効果トランジスタ) 1 a、1 b は互いのゲートが相手のドレインに接続される。可変容量素子を構成する二つのFET1c、1 d はそれぞれドレインとソースとが互いに接続されて直列接続され、FET1cのゲートはFET1aのドレインに接続され、FET1dのゲートはFET1bのドレインに接続される。そして、FET1c、1dの各ドレインとソースとが制御電圧入力端子11に接続される。

$[0\ 0\ 1\ 7\]$

FET1c、1dに対してはプレーナ構造で形成された直列接続のインダクタ 1e、1fが並列接続され、二つのインダクタ1e、1fの接続点が電源端子1 6に接続される。また、FET1a、1bのソースはプレーナ構造で形成された



インダクタ1gを介してバイアス用のFET1iのドレインに接続され、そのソースが接地端子17に接続され、ゲートはバイアス端子18に接続される。さらに、インダクタ1gは容量素子1hを介して接地端子17に接続される。よって、発振用の二つのFET1a、1bにFET1iからバイアス電流が与えられ、インダクタ1gと容量素子1hによってフィルタが構成される。

発振信号はFET1a、1bのドレインから平衡出力されてバッファアンプ2に入力される。

[0018]

図2の構成では信号発生装置が集積回路10によって構成されるので、そのまま周波数シンセサイザ等に使用でき、分周比切替信号の設定のみで簡単に所望の 周波数の信号を出力できる。

[0019]

図3は電圧制御発振回路1とバッファアンプ2と分周回路3、4とを回路基板上に構成していわゆるモジュール構造にした場合の回路を示し、図4はその分解 斜視図を示す。

[0020]

図3において、電源端子21と接地端子22との間には外部から電源電圧が印加される。電圧制御発振回路1の発振トランジスタ1jのコレクタは電源端子21に接続され、エミッタはバイアス抵抗1kを介して接地端子22に接続される。ベースには電源端子21と接地端子22との間に接続された分圧用抵抗1m、1nによってバイアス電圧が印加される。また、ベースとエミッタとの間及びエミッタと接地端子22との間にはそれぞれ帰還コンデンサ1p、1qが接続される。

[0021]

共振回路1rはインダクタンス素子LとバラクタダイオードDとからなり、その一端は発振トランジスタ1jのベースに結合され、他端は接地端子22に接続される。バラクタダイオードDのカソードはチョークインダクタ1sを介して制御電圧入力端子11に接続される。制御電圧入力端子11には外部から制御電圧が印加される。制御電圧を変化することによって発振周波数が設定される。



電圧制御発振回路1に結合されたバッファアンプ2はエミッタ接地された増幅トランジスタ2aを有し、ここで増幅された発振信号は二段構成の分周回路3、4に順次入力される。この分周回路は分周比が切り替えられる構成のものであり、共に集積回路化されている。従って、分周比を切り替えるための切替信号がそれぞれ端子14、15から入力される。そして、各分周回路3、4から分周された信号が分周信号出力端子12、13に出力される。

[0023]

上記の回路は図4に示す回路基板25上に構成される。回路基板25は多層構造を有し、上面には発振トランジスタ1j、バラクタダイオードD、増幅トランジスタ2a、分周回路3、4等が搭載されると共に、その他の回路部品も搭載される。また、インダクタンス素子Lは回路基板25の内層に形成したストリップライン(図示せず)によって構成される。そして、回路基板25の端面に制御電圧入力端子11、電源端子21、複数の接地端子22、出力端子12、13、分周比切替端子14、15が設けられる。回路を覆う金属カバー26には下方に突出する複数の爪26aが設けられており、この爪26aが回路基板25の接地端子22に接続される。

なお、各端子は回路基板25の底面に設けてもよい。

$[0\ 0\ 2\ 4]$

図3及び図4に示した構成では、既存の部品を使用してモジュール化された信 号発生装置を簡単に構成できる。そして、同様に源信号である電圧制御発振回路 1の発振信号の周波数以下の広い周波数範囲にわたって分周信号を出力できる。

[0025]

【考案の効果】

以上説明したように、本考案は電圧制御発振回路と、電圧制御発振回路から出力される発振信号を分周する分周回路と、発振信号の周波数を設定する制御電圧を外部から入力するための制御電圧入力端子と、分周回路から出力される分周信号を外部に取り出すための分周信号出力端子とを備えたので、源信号である電圧制御発振回路の発振信号の周波数以下の広い周波数範囲にわたって分周信号を出



力できる。

[0026]

また、電圧制御発振回路と分周回路とを同一の集積回路内に構成し、集積回路 に制御電圧入力端子及び分周信号出力端子を設けたので、集積回路をそのまま周 波数シンセサイザ等に使用でき、簡単に所望の周波数の信号を出力できる。

[0027]

また、電圧制御発振回路と分周回路とを搭載する回路基板を設け、回路基板の端面または底面に制御電圧入力端子及び分周信号出力端子を設けたので、既存の部品を使用してモジュール化された信号発生装置を簡単に構成できる。

[0028]

また、分周回路を複数設け、複数の分周回路を互いに直列に接続すると共に、 各分周回路からの分周信号をそれぞれ外部に取り出すように構成したので、分周 信号の周波数範囲を拡大できる。

[0029]

また、各分周回路は分周比が切り替えられる可変分周回路で構成され、各可変 分周回路の分周比を切り替えるための切替信号を外部から入力する分周比切替端 子を設けたので、外部からの操作によって所望の周波数の分周信号を取り出すこ とができる。

【図面の簡単な説明】

【図1】

本考案の信号発生装置の構成を示すブロック構成図である。

【図2】

本考案の信号発生装置を集積回路化した場合の回路構成図である。

【図3】

本考案の信号発生装置をモジュール構造にした場合の回路構成図である。

図4

本考案の信号発生装置をモジュール構造にした場合の分解斜視図である。

[図5]

従来の信号発生装置の構成を示す回路である。



従来の信号発生装置の分解斜視図である。

【符号の説明】

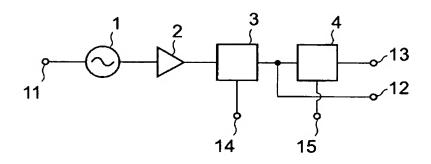
- 1 電圧制御発振回路
- la、lb 発振用FET
- 1c, 1d FET
- le、lf、lg インダクタ
- 1 h 容量素子
- 1 i バイアス用FET
- 1 j 発振トランジスタ
- 1 r 共振回路
- L インダクタンス素子
- D バラクタダイオード
- 2 バッファアンプ
- 2 a 増幅トランジスタ
- 3、4 分周回路
- 10 集積回路
- 11 制御電圧入力端子
- 12、13 分周信号出力端子
- 14、15 分周比切替端子
- 16、21 電源端子
- 17、22 接地端子
- 18 バイアス端子
- 25 回路基板
- 26 金属カバー



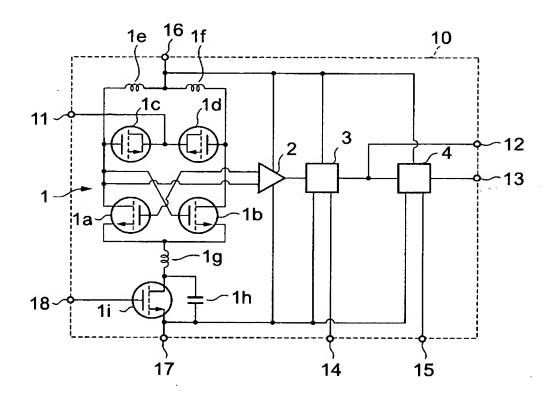
【書類名】

図面

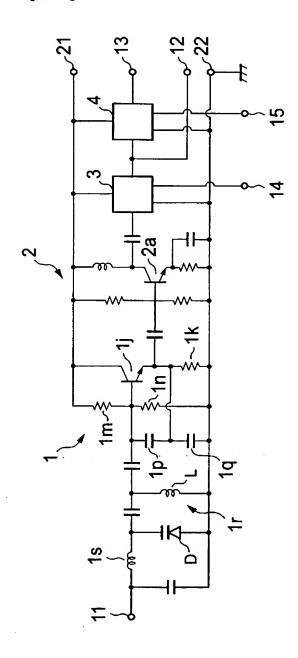
【図1】



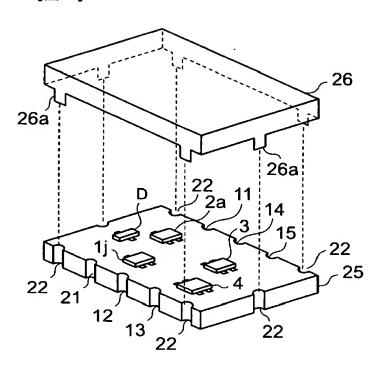
【図2】



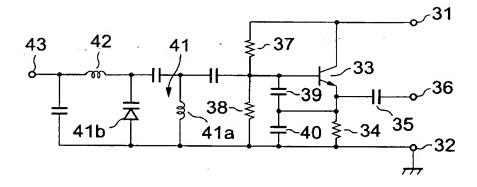


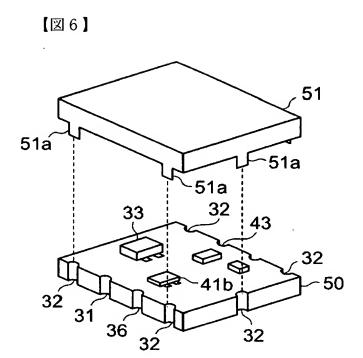


【図4】



【図5】





1/E

【書類名】

要約書

【要約】

【課題】 出力される信号の周波数を広い範囲にわたって変えられるようにして、 、多種の高周波機器に共通に使用できるようにする

【解決手段】 電圧制御発振回路1と、電圧制御発振回路1から出力される発振信号を分周する分周回路3、4と、発振信号の周波数を設定する制御電圧を外部から入力するための制御電圧入力端子11と、分周回路3、4から出力される分周信号を外部に取り出すための分周信号出力端子12、13とを備えて、源信号である電圧制御発振回路1の発振信号の周波数以下の広い周波数範囲にわたって分周信号を出力できるようにした。

【選択図】

図 1

実願2002-007972

出願人履歴情報

識別番号

[000010098]

1. 変更年月日 [変更理由]

1990年 8月27日 新規登録

住所

東京都大田区雪谷大塚町1番7号

氏 名 アルプス電気株式会社